

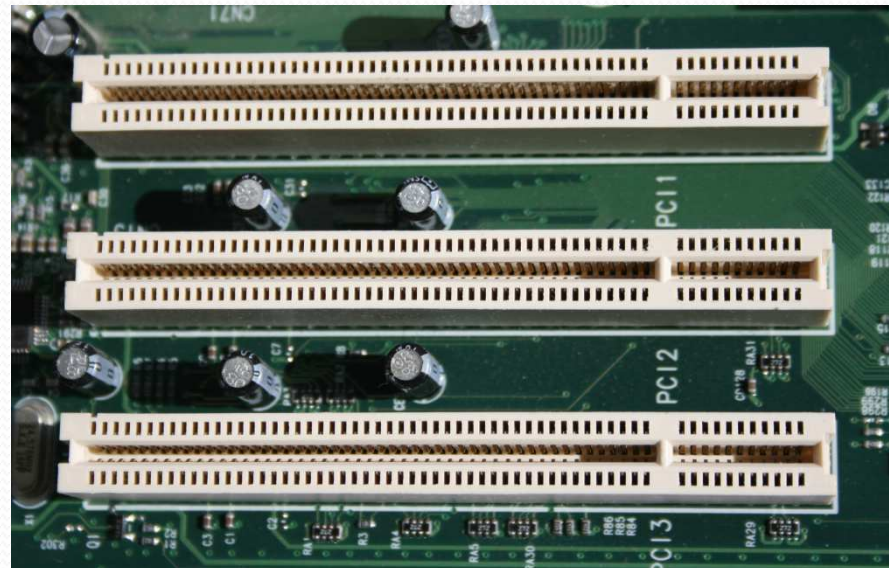
Laboratório de Hardware

5 - Placa-mãe II. Expansão.

Prof. Valdenir Silva

PCI - Peripheral Component Interconnect

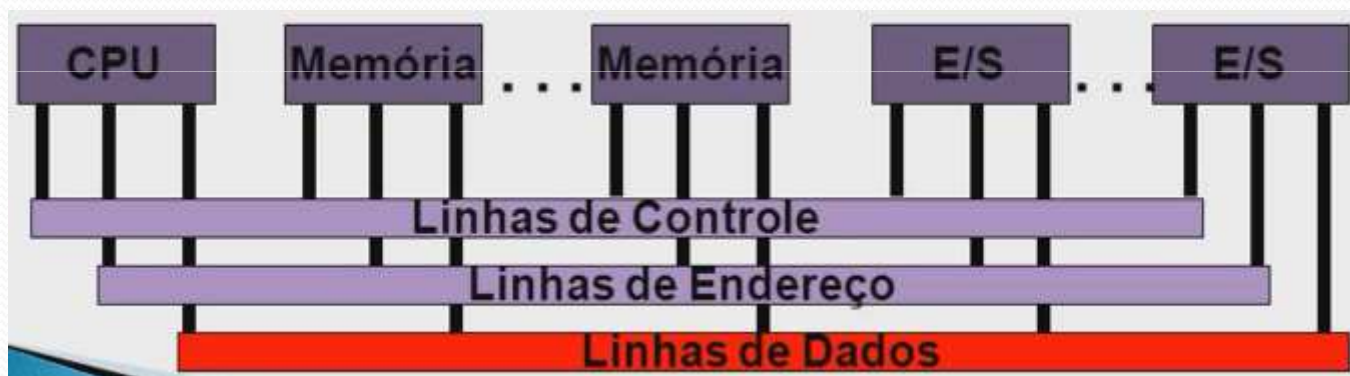
- **PCI – Slot de expansão** para **acrescentar recursos** ao computador.
- Intel, 1993. Domínio público. Compatibilidade entre diferentes fornecedores.
- O esquema de PCI baseado em **barramento** não tem sido apto para manter o ritmo com as demandas de taxa de dados dos dispositivos conectados.



Fonte: https://en.wikipedia.org/wiki/Peripheral_Component_Interconnect

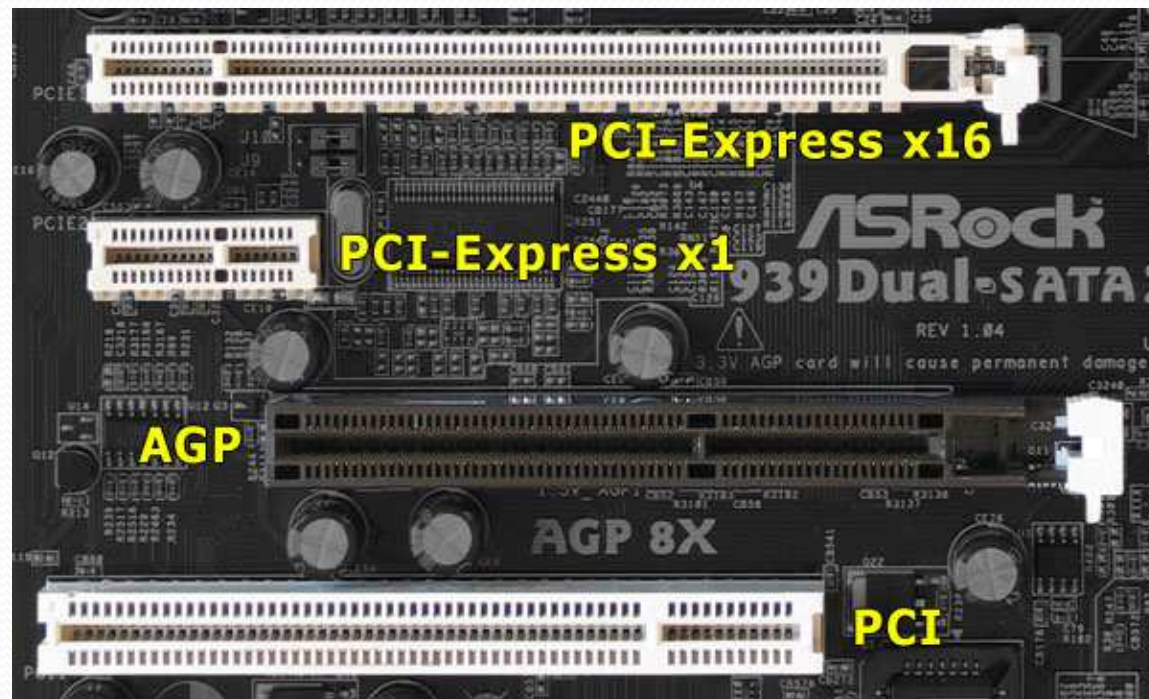
PCI - Peripheral Component Interconnect

➤ Barramentos



AGP - Accelerated Graphics Port

- Intel, 1997. Desenvolvido especificamente para **placas de vídeo**.
- Introduzido no mercado com velocidades que iam, teoricamente, de 266 MB/s (AGP x1) a 2.128 MB/s (AGP x8).
- Com o tempo, as especificações do AGP começaram a não ser suficientes para os **avanços** que surgiam em aplicações gráficas.



PCIe - PCI Express

- 2003, Intel, DELL, HP, IBM.
- Esquema de **interconexão ponto a ponto** que visa substituir os esquemas baseados em barramento, como a PCI.
- Tipo serial, cada periférico tem canais exclusivos, sem os **ruídos, problemas de sincronismo e interferências** da comunicação paralela.
- Velocidade inicial teórica de 250 MB/s.
- Se determinado dispositivo utiliza apenas uma via, dizemos que ele é **PCIe x1**. Se utiliza quatro pistas para transmissões de dados, ele é **PCIe x4**. Oito vias corresponde ao **PCIe x8**; 16 pistas, ao **PCI x16**.

PCIe x1: 250 MB/s

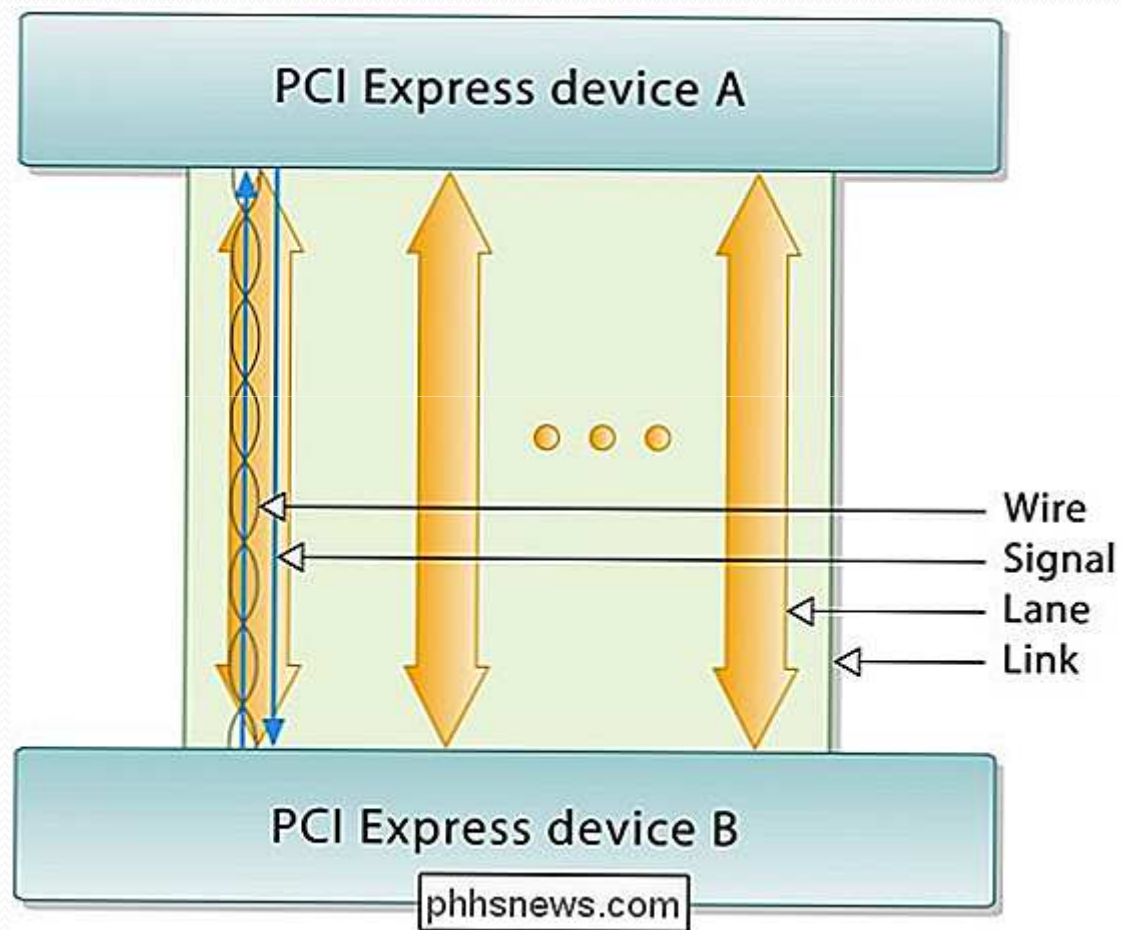
PCIe x4: 1.000 MB/s (ou 1 GB/s)

PCIe x8: 2.000 MB/s (ou 2 GB/s)

PCIe x16: 4.000 MB/s (ou 4 GB/s)

Esses números dizem respeito ao PCI Express, versões 1.0 e 1.1

PCIe - PCI Express



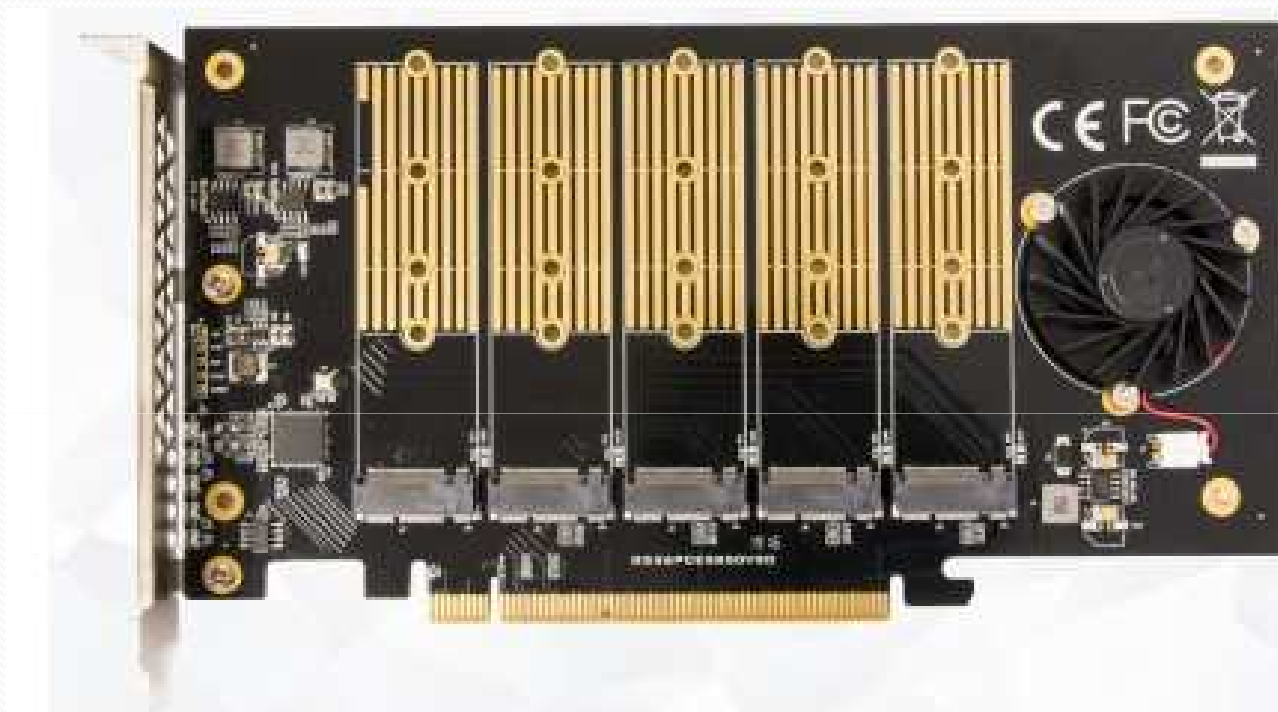
PCIe - PCI Express

SLOTS



PCIe - PCI Express

SLOTS

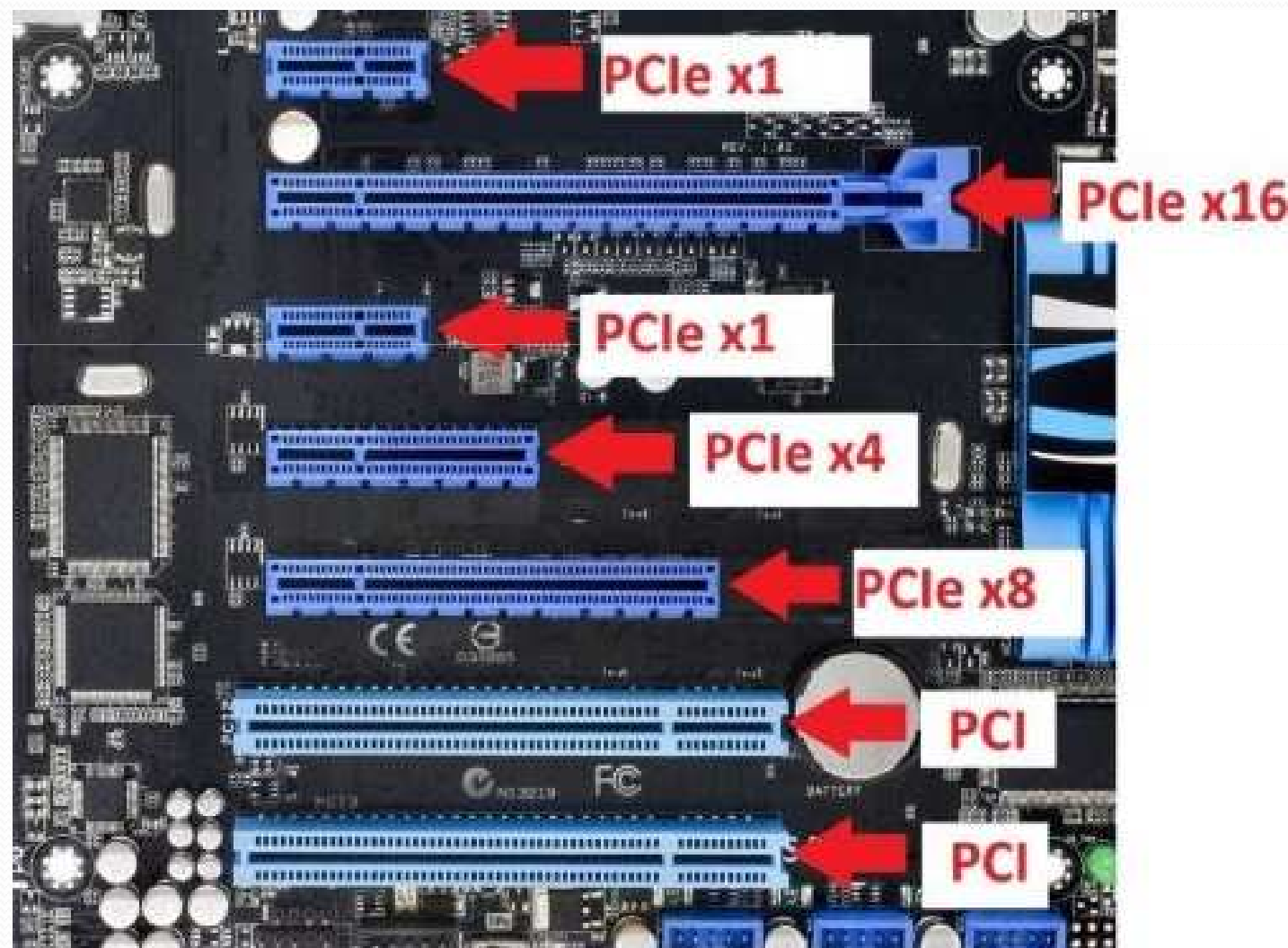


PCI Express x1	X	
PCI Express x2	X	
PCI Express x4	X	
PCI Express x8	X	
PCI Express x16	O	

Fonte: https://www.sybausa.com/index.php?route=product/product&product_id=1035

PCIe - PCI Express

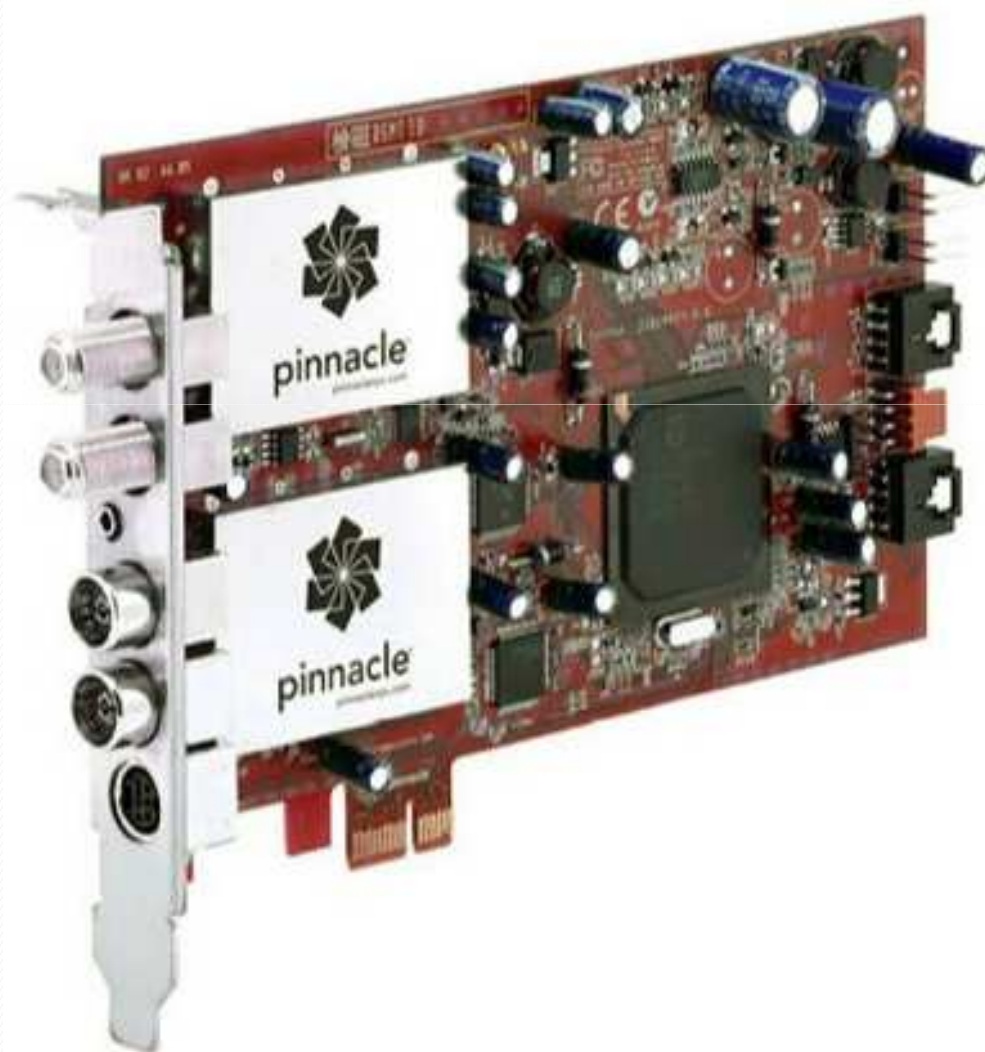
SLOTSs



Fonte: <https://www.trentonsystems.com/blog/pcie-gen4-vs-gen3-slots-speeds>

PCIe - PCI Express

Placa PCIe x1



PCIe - PCI Express

- **PCI Express 2.0**, 2007. A principal característica dessa nova versão é a maior largura de banda (*bandwidth*): até 500 MB/s. Isso significa que uma conexão PCIe 2.0 com x16 pode alcançar até 8 GB/s na transferência de dados (16 x 500 MB/s).
- **PCI Express 3.0**, 2010 → proporciona até o dobro de desempenho do PCIe 2.0. PCIe 3.0 com x16 pode lidar com até 16 GB/s.
- **PCIe 4.0**, 2017 → Velocidade de 2 GB/s até 32 GB/s.
- **PCIe 5.0**, 2019 → Trabalha de 4 GB/s até 64 GB/s.
- **PCIe 6.0**, 2022 → Trabalha de 8 GB/s até 128 GB/s.
- **PCIe 7.0**, 2025 → Previsão de velocidade de 16 GB/s até 256 GB/s.
- **PCIe** segue o princípio da **retrocompatibilidade**: versões diferentes de dispositivos e slots são compatíveis. Velocidade limitada pela versão menor. A **primeira seção** é a que tem os contatos de **alimentação**.
- Há **slots abertos** para conectar placas maiores.

PCIe - PCI Express

Conector PCIe x4 aberto



Carlos Morimoto. Hardware II, O Guia Definitivo.

PCIe - PCI Express

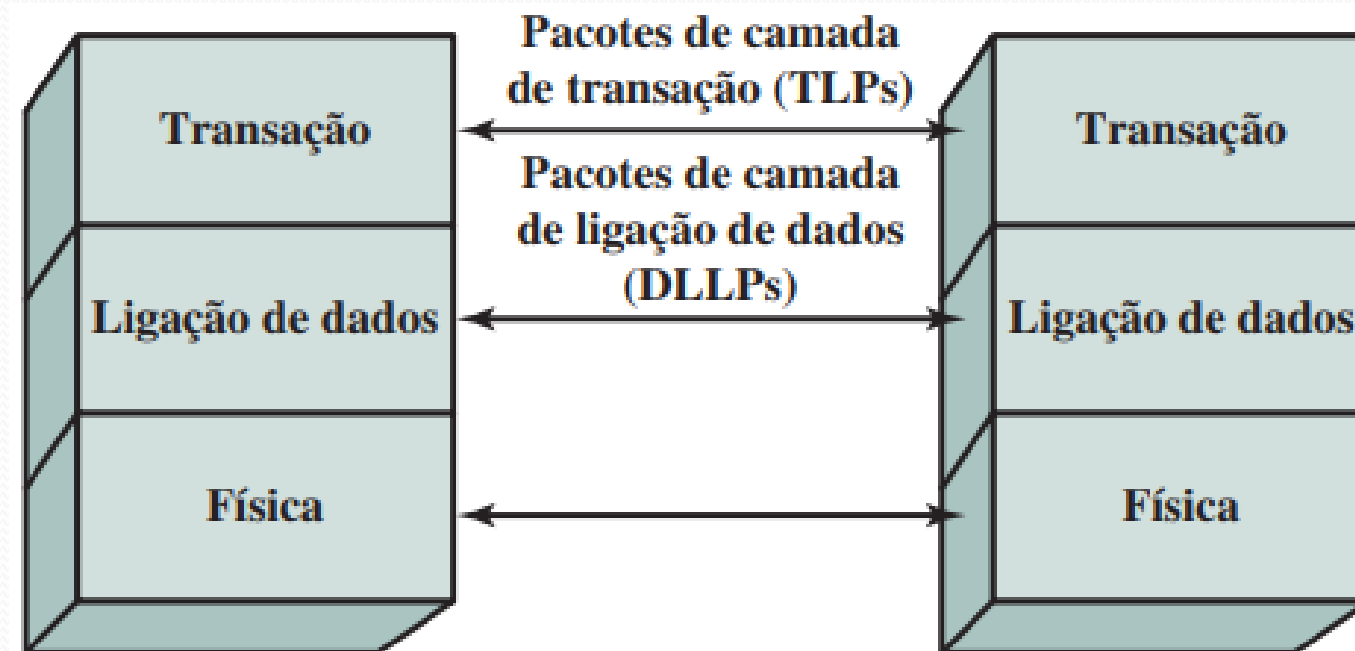
PCI Express Bandwidth
(Full Duplex: GB/second/direction)

Slot Width	PCIe 1.0 (2003)	PCIe 2.0 (2007)	PCIe 3.0 (2010)	PCIe 4.0 (2017)	PCIe 5.0 (2019)	PCIe 6.0 (2022)	PCIe 7.0 (2025)
x1	0.25GB/sec	0.5GB/sec	~1GB/sec	~2GB/sec	~4GB/sec	8GB/sec	16GB/sec
x2	0.5GB/sec	1GB/sec	~2GB/sec	~4GB/sec	~8GB/sec	16GB/sec	32GB/sec
x4	1GB/sec	2GB/sec	~4GB/sec	~8GB/sec	~16GB/sec	32GB/sec	64GB/sec
x8	2GB/sec	4GB/sec	~8GB/sec	~16GB/sec	~32GB/sec	64GB/sec	128GB/sec
x16	4GB/sec	8GB/sec	~16GB/sec	~32GB/sec	~64GB/sec	128GB/sec	256GB/sec

<https://paginajournal.com/o-padroao-pcie-6-0-nao-prepara-para-os-graficos-e-ssds-do-futuro-e-e-o-salto-mais-importante-da-especificacao-em-ano/> (adaptado)

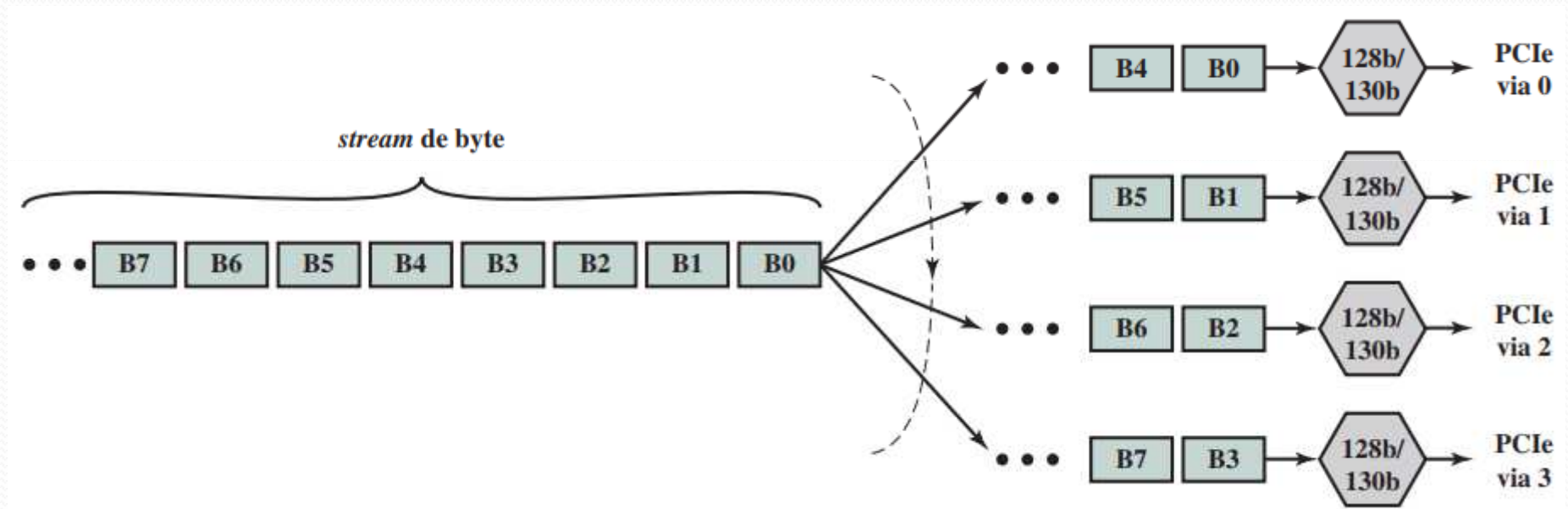
PCIe - PCI Express

As interações de PCIe são definidas usando uma arquitetura de protocolo. A arquitetura de protocolo de PCIe abrange as seguintes camadas:



PCIe - PCI Express

Distribuição multivias



Fonte: Stallings, W.. *Arquitetura e Organização de Computadores*, Ed. Pearson, 10ª ed.